

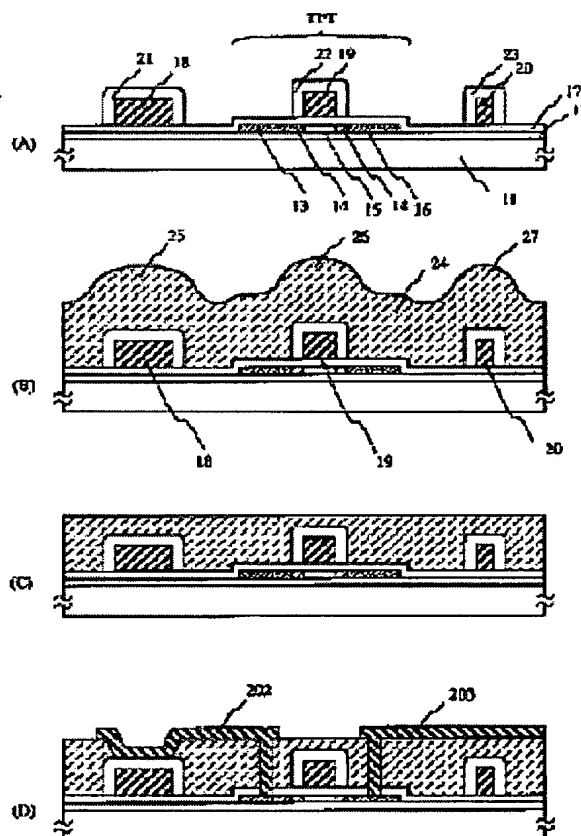
MANUFACTURE OF ELECTRONIC APPARATUS

Patent number: JP7240411
Publication date: 1995-09-12
Inventor: SUZAWA HIDEOMI; SHIMADA HIROYUKI; TERAMOTO SATOSHI
Applicant: SEMICONDUCTOR ENERGY LAB
Classification:
- international: **H01L21/3205; H01L21/336; H01L29/786; H01L21/02; H01L29/66; (IPC1-7): H01L21/3205**
- european:
Application number: JP19940054866 19940228
Priority number(s): JP19940054866 19940228

Report a data error here

Abstract of JP7240411

PURPOSE:To provide a technique for flattening unevenness of an insulating film when an insulating film is formed on a wiring formed on a substrate. **CONSTITUTION:**An electrode 18 and wirings 19, 20 are formed on an insulating film 17 and an insulating film 24 is formed covering such electrode and wirings. Under this condition, an insulating film 24 has projected areas as shown by 25 to 27. Therefore, etching is performed by the RIE method to the electrode 18 and wiring 19, 20 while a bias voltage is being applied. Thereby, the projected areas 25 to 27 are selectively etched and flat surface can also be obtained.



Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-240411

(43) 公開日 平成7年(1995)9月12日

(51) Int. Cl.⁶
H01L 21/3205

識別記号

F I

H01L 21/88

K

審査請求 未請求 請求項の数 8 F D (全8頁)

(21) 出願番号 特願平6-54866

(22) 出願日 平成6年(1994)2月28日

(71) 出願人 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72) 発明者 須沢 英臣

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 島田 浩行

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 寺本 聡

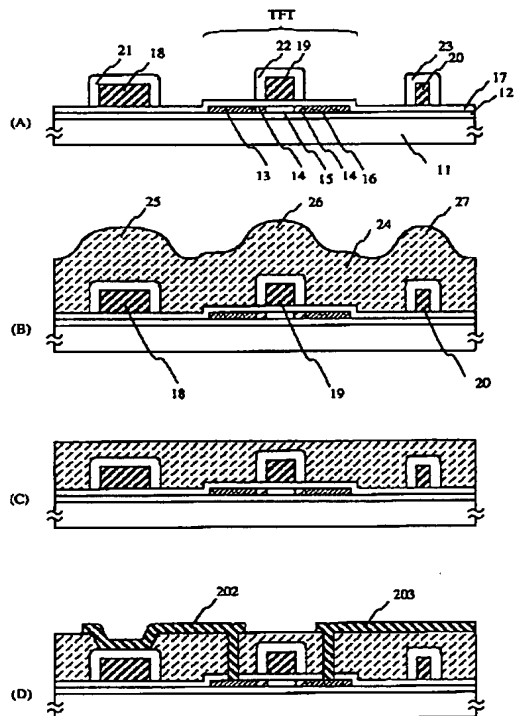
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(54) 【発明の名称】 電子装置の作製方法

(57) 【要約】

【目的】 基板上に形成された配線上に絶縁膜を形成した場合における絶縁膜の凹凸を平坦する技術を提供する。

【構成】 絶縁膜17上に電極18、配線19と20とを形成し、これらを覆って絶縁膜24を形成する。この状態で25~27に示されているように絶縁膜24は凸部を有している。そこで、電極18、配線19と20とにバイアス電圧を加えながらR I E法によるエッチングを行う。すると、凸部25~27の部分が選択的にエッチングされて、平坦な表面を有することができる。



【特許請求の範囲】

【請求項 1】 基板上に配線または電極を形成する工程と、

前記配線を覆って絶縁膜を形成する工程と、

前記配線にバイアス電圧を加えながら前記絶縁膜を気相法によりエッチングする工程と、

を有することを特徴とする電子装置の作製方法。

【請求項 2】 基板上に配線または電極を形成する工程と、

前記配線を覆って絶縁膜を形成する工程と、

前記配線にバイアス電圧を加えながら前記絶縁膜を気相法によりエッチングすることにより、前記配線上部の絶縁膜を選択的にエッチングする工程と、

を有することを特徴とする電子装置の作製方法。

【請求項 3】 基板上に配線パターンを形成する工程と、

前記配線パターンの少なくとも一部を覆って絶縁物を形成する工程と、

前記配線パターンにバイアス電圧を加えながら気相法によるエッチングを行う工程と、

を有することを特徴とする電子装置の作製方法。

【請求項 4】 基板上に配線パターンを形成する工程と、

前記配線パターンの少なくとも一部を覆って絶縁物を形成する工程と、

前記配線パターンにバイアス電圧を加えながら気相法によるエッチングを行い前記配線パターンに沿って前記絶縁物を主として選択的にエッチングし、前記絶縁物表面を平坦または滑らかな連続表面とする工程と、

を有することを特徴とする電子装置の作製方法。

【請求項 5】 基板上に配線または電極を形成する工程と、

前記配線を陽極酸化してその周囲に絶縁物を形成する工程と、

前記絶縁物とその周囲に形成された前記配線を覆って気相法により絶縁膜を形成する工程と、

前記配線にバイアス電圧を加えながら前記絶縁膜を気相法によりエッチングすることにより、前記配線上部の絶縁膜を選択的にエッチングする工程と、

を有することを特徴とする電子装置の作製方法。

【請求項 6】 請求項 1 乃至請求項 5 において、バイアス電圧が直流電圧または交流電圧またはパルス電圧またはそれらの組み合わせであることを特徴とする電子装置の作製方法。

【請求項 7】 請求項 1 乃至請求項 5 において、気相法によるエッチングが R I E 法であることを特徴とする電子装置の作製方法。

【請求項 8】 請求項 1 乃至請求項 5 において、絶縁膜が酸化珪素、窒化珪素リンガラスまたは珪素ガラスから選ばれた少なくとも 2 種類からなる多層膜であることを

特徴とする電子装置の作製方法。

【発明の詳細な説明】

【 0 0 0 1 】

【従来の技術】 従来より、薄膜半導体、特に薄膜珪素半導体を用いた半導体装置として T F T (薄膜トランジスタ) が知られている。この T F T は、ガラス基板等の絶縁表面を有する基板上に薄膜珪素半導体を形成し、この半導体膜を活性層に用いて T F T を構成するものである。

10 【 0 0 0 2 】 このような T F T は、液晶電気光学装置やイメージセンサ、さらにはその他集積回路に利用される。図 6 にガラス基板上に形成された T F T の一例を示す。図 6 (A) には、下地膜 1 2 が形成されたガラス基板 1 1 上にソース／ドレイン領域 1 3、チャネル形成領域 1 5、ドレイン／ソース領域 1 6、オフセットゲイト領域 1 4、ゲイト電極 1 9、酸化物層 2 2 とで構成される T F T と、キャパシタを構成する一方の電極 1 8、配線 2 0 とが示されている。

20 【 0 0 0 3 】 キャパシタを構成する一方の電極 1 8 とゲイト電極 1 9 と配線 2 0 とは、アルミニウムを主成分とする材料で構成されている。この一方の電極 1 8 とゲイト電極 1 9 と配線 2 0 とは、同一工程で同時に形成される。この一方の電極 1 8 とゲイト電極 1 9 と配線 2 0 との周囲には、陽極酸化工程で形成された酸化物層 (酸化アルミニウム) 1 2、2 2、2 3 が形成されている。

30 【 0 0 0 4 】 特にゲイト電極 1 9 の周囲に形成されている酸化物層 2 2 は、オフセットゲイト領域 1 4 を形成するために機能する。即ち、図 6 (A) の状態で一導電型を付与する不純物のイオン注入を行なうことによって、ゲイト電極 1 9 とその周囲の酸化物層 2 2 とがマスクとなり、1 3 と 1 6 で示される領域にイオン注入がなされ、自己整合的にソース／ドレイン領域、1 3 / 1 6 が形成される。同時にチャネル形成領域 1 5 が形成される。また同時に酸化物層 2 2 の厚さ分によって、オフセットゲイト領域 1 4 が形成される。

40 【 0 0 0 5 】 図 6 (A) に示す状態を得た後、層間絶縁膜として例えば酸化珪素膜 6 0 を形成する。この酸化珪素膜の厚さは例えば 5 0 0 0 Å ~ 1 0 0 0 0 Å 程度の厚さに形成される。一方、電極 1 8 とゲイト電極 1 9 と配線 2 0 との厚さは、その周囲の酸化物層の厚さも入れて 5 0 0 0 Å 程度である。従って、電極や配線が形成された部分において、酸化珪素膜 6 0 は 6 1 で示されるように凸状となる。結果として、図 6 (B) に示されるように、酸化珪素膜 6 0 は大きく凹凸状を有する形状となってしまう。

【 0 0 0 6 】 (B) に示す酸化珪素膜 6 0 の形成後に、穴開けパターニングを行い、さらにアルミニウムの電極 6 2 と配線 6 4 とを形成する。(図 6 (C))

50 【 0 0 0 7 】 電極 6 2 は、T F T に一方の出力 1 3 (ソースまたはドレイン領域) に接続されている。そして一

方の電極 1 8 との間において、酸化物層 2 1 を介してキャパシタを構成している。従って、T F T の一方の出力にはキャパシタが接続されている構成となっている。

【0 0 0 8】また、配線 6 4 は、T F T のドレインまたはソース領域に接続されており、配線 2 0 の上方を直行して横切る構成となる。

【0 0 0 9】この図 6 (C) に示すような構成において、配線 6 2 や 6 4 の厚さは数千 Å である。そしてこの数千 Å の厚さを有する配線が最大で 5 0 0 0 Å 程度の凹凸を有する酸化珪素膜の凸部を横断しなければならぬ。この結果、6 3 や 6 5 で示されるように配線の段切れや切断が生じてしまう。また段切れや切断に至らなくても、配線不良や不安定さが生じてしまう。

【0 0 1 0】また、キャパシタの一方の電極を構成する電極 6 2 を形成する前工程において、酸化物層 2 1 を露呈させる工程は必要となるが、6 1 で示されるような凸部が存在すると、この工程がうまくいかず、所定の容量を得ることができなくなる。即ち、容量のバラツキが生じてしまう。

【0 0 1 1】上記のような問題は、薄膜半導体装置を形成せんとする場合に必ず問題となる。そしてその問題は、その微細化を進めれば進める程顕著になる。このような問題は一般的な集積回路において大きな問題となる。

【0 0 1 2】

【発明が解決しようとする課題】本発明は、図 6 の 6 3 や 6 5 で示される配線の段切れや切断の問題を解決することを目的とする。

【0 0 1 3】

【課題を解決するための手段】本発明の主要な発明は、基板上に配線または電極を形成する工程と、前記配線または電極を覆って絶縁膜を形成する工程と、前記配線または電極にバイアス電圧を加えながら前記絶縁膜を気相法によりエッチングする工程と、を有することを要旨とする。

【0 0 1 4】上記構成において、基板としては、ガラス基板や絶縁膜は形成された半導体基板等の絶縁表面を有する基板や半導体基板を用いることができる。配線としては、金属配線、半導体配線、金属と半導体との積層配線等を挙げることができる。配線を覆って形成され絶縁膜は、酸化珪素膜や窒化珪素膜、またはそれらの膜に特定の元素を添加したもの、さたにはそれらの多層膜を挙げることができる。多層膜としては、例えば酸化珪素、窒化珪素リンガラスまたは珪素ガラスから選ばれた少なくとも 2 種類からなる膜を挙げることができる。

【0 0 1 5】気相法によるエッチングは、C F₄、S F₆、H B₃、N F₃、等の公知のエッチングガスまたはそのガスを含むガスを用いた高周波放電による等方性エッチングや R I E 法等の異方性エッチングを用いることができる。

【0 0 1 6】本発明は、絶縁膜に覆われた配線または電極にバイアス電圧を加えながら気相法によるエッチングを行うことによって、配線または電極部分上部の絶縁膜にエッチングガスの活性種（例えば F イオン）を集中させ、その部分の絶縁膜を選択的にエッチングすることの特徴とする。このことを実行するには、配線または電極を負にバイアスすればよい。これは、負にバイアスすることによって、正のイオンを引きつけることができるからである。

【0 0 1 7】なお、配線または電極を正にバイアスすれば、配線または電極の上方に存在する絶縁膜を選択的にエッチングしない構成とすることもできる。

【0 0 1 8】本発明の他の構成は、基板上に配線パターンを形成する工程と、前記配線パターンの少なくとも一部を覆って絶縁物を形成する工程と、前記配線パターンにバイアス電圧を加えながら気相法によるエッチングを行う工程と、を有することを要旨とする。

【0 0 1 9】また本発明の構成を応用して、多層配線を行うことは極めて有効である。即ち、

①電極や配線を形成する。

②前記電極や配線の上に絶縁膜を形成する。

③前記電極や配線にバイアス電圧を加えながら気相法によるエッチングを行い、前記絶縁膜を平坦または滑らかな表面を有するものとする。

④前記平坦または滑らかな表面に形成された絶縁膜上に第 2 の電極や配線を形成する。

上記②～④の工程を繰り返すことにより、多層配線を構成することができる。この時、配線の段切れや不良を防ぐ構成とすることができる。

【0 0 2 0】

【作用】絶縁膜に覆われたた基板上に形成された配線または電極にバイアス電圧を加えながら気相法によるエッチングを行うことで、前記配線または電極に向かって集中的にエッチングガスの活性種を引き寄せることができ、前記配線または電極を覆っている絶縁膜を主として選択的にエッチングすることができる。そして、エッチングを絶縁膜表面が平坦または滑らかな表面となる程度に行うことで、平坦な表面を得ることができる。

【0 0 2 1】

【実施例】

【実施例 1】本実施例の作製工程を図 1 に示す。本実施例では基板 1 1 としてガラス基板（コーニング 7 0 5 9）を用いる。まず、ガラス基板 1 1 上に下地膜として酸化珪素膜 1 2 を 2 0 0 0 Å の厚さに形成する。後に T F T の活性層を形成することとなる非晶質珪素膜をプラズマ C V D 法または減圧熱 C V D 法で 1 0 0 0 Å の厚さに形成する。

【0 0 2 2】次に、加熱あるいはレーザー光の照射、または強光の照射、さらにはそれらを組み合わせた方法により、非晶質珪素膜を結晶化させる。こうして結晶性珪

10

20

30

40

50

素膜を得る。次にパターニングを行い活性層を形成する。次にゲイト絶縁膜となる酸化珪素膜 17 をスパッタ法によって 1000 Å の厚さに形成する。次にアルミニウムを主成分とする膜を 5000 Å の厚さに形成する。そしてパターニングを行なうことにより、電極 18 とゲイト電極 19 さらには配線 20 を形成する。そして、電極 18 とゲイト電極 19 と配線 20 とを陽極として電解溶液中で陽極酸化を行わすことにより、酸化物層 21、22、23 を形成する。この酸化物層の厚さは 2000 Å 程度である。次に電極 18 とその周囲の酸化物層 21、ゲイト電極 19 とその周囲の酸化物層 22、配線 20 とその周囲の酸化物層 23 とをマスクとしてイオン注入法により P また B のイオン注入を行い、自己整合的にソース／ドレイン領域 13、チャネル形成領域 15、ドレイン／ソース領域 16、オフセットゲイト領域 14 を形成する。次に、電極 18 とゲイト電極 19 と配線 20 とを陽極として電解溶液中で陽極酸化を行い、酸化物層 21、22、23 を形成する。この酸化物層の厚さは 2000 Å 程度である。

【0023】次に層間絶縁膜として、酸化珪素膜 24 を 6000 Å の厚さに TEOS を原料としたプラズマ CVD 法で形成する。この状態で、凸部 25、26、27 を有した状態となる。次に電極 18 とゲイト電極 19 と配線 20 とに電圧を加えながら、RIE 法によるエッチングを行なうことにより、酸化珪素膜 24 のエッチングを行なう。

【0024】図 5 にエッチング装置を示す。図 5 に示すエッチング装置は、チャンバー 51、チャンバー 51 内に設けられた一対の平行平板電極 52 と 53、一方の電極 53 に高周波エネルギーを供給する高周波電源 54、被エッチング物であるサンプル 56 が配置されるホルダー 55、サンプル 56 にバイアス電圧を供給するバイアス電源 57、エッチングガスや必要とするガスを供給するガス供給系 58、不要になったガスを排気する真空ポンプ 59 とを備えている。

【0025】バイアス電源 57 を除いた構成は、従来より知られている RIE (リアクティブ・イオン・エッチング) 装置そのものである。RIE とは、高周波放電において、高周波電源に接続された電極 (図 5 でいう電極 53) 側に負の自己バイアスが加わることを利用したものである。即ち、図 5 でいうと、F 等のエッチング種のイオンを負に自己バイアスされた電極 53 側に引き寄せ、サンプル 56 に対して垂直方向の異方性エッチングをする方式である。

【0026】本実施例では、図 1 (B) に示す状態において、電極 18 とゲイト電極 19 と配線 20 とをバイアス電源 57 と接続し、これら電極や配線にバイアス電圧を加えながら RIE によるエッチングを行う。電極 18 とゲイト電極 19 と配線 20 とバイアス電源 57 との接続は、陽極酸化工程において用いた電極端子 (図示せ

ず) を用いて行えばよい。こうして、これら電極や配線にバイアス電圧を加えながら RIE によるエッチングを行う。本実施例においては、エッチングガスとしては、CF₄、または NF₃、または SF₆ を用いることができる。ここでは CF₄ を用いる。また高周波電源 54 から供給される高周波は 13.56 MHz とする。また、電極 18 とゲイト電極 19 と配線 20 とにバイアス電源 57 から加えられる電圧は、10~200 V ここでは 60 V とする。

【0027】この場合、電極 18 とゲイト電極 19 と配線 20 とが接地電位より負にバイアスされるように電圧を加える。すると、全体に (図 5 で示すサンプル 56 の全体) 加わる自己バイアス (電極 52 に対して負にバイアスされる) に加えて、電極 18 とゲイト電極 19 と配線 20 とがさらに負にバイアスされることになる。結果として、エッチングを行う活性種 (F のイオン) は、酸化珪素膜 27 の全体を垂直方向にエッチングするとともに、電極 18 とゲイト電極 19 と配線 20 との部分に集中的に引き寄せられることになり、これら配線や電極の上方に位置する酸化珪素膜が選択的にエッチングされることとなる。

【0028】即ち、25 と 26 と 27 とで示される凸部が優先的にエッチングされることとなる。こうして、

(C) に示すような平坦な形状にエッチングを行うことができる。この際、エッチングを行い過ぎると凸部 25 と 26 と 27 とで示される下部の部分が凹状にへこんでしまうので注意が必要である。即ち、電極 18 とゲイト電極 19 と配線 20 との上方の部分の酸化珪素がエッチングされ過ぎ、凹状にへこんでしまうことを注意しなければならない。

【0029】図 1 (C) に示す状態を得たら、アルミニウムやその他の金属、あるいはアルミニウムと他の金属との積層体をもって、TFET のソースまたはドレインに接続された電極 202 と TFET のドレインまたはソースに接続された配線 203 を形成する。

【0030】電極 202 は酸化物層 21 を介して電極 18 とキャパシタを構成している。ここで、酸化珪素膜 24 の表面を平坦または滑らかな面とすることができ、配線の段切れや不安定さの問題がない構造とすることができる。さらに、所定の容量をバラツキ無く得ることができる。

【0031】一方、配線 203 は、配線 20 と直交する形で存在するが、配線 20 上部が平坦であるので、配線の段切れや不良が生じない構成とすることができる。

【0032】〔実施例 2〕本実施例の作製工程を図 2 に示す。図 2 において、(B) の工程までは図 1 (B) までの工程と同一である。本実施例においては、図 2

(C) に示す状態を得た後、SiOF 膜 24 を 2000 Å 程度の厚さに形成したことを特徴とする。この SiOF 膜は、プラズマ CVD 法によって形成される。SiO

10

20

30

40

50

F膜24は、帯電防止膜として機能する。即ち、TFTは静電気によって破壊されるのを防ぐために設けられる。このSiOFは、NaイオンをNaFとして中和することができるため、正の可動イオンに対する耐性を高めることができる。しかしFが負の電荷を帯びやすいので、半導体表面とSiOF膜との間にSiO₂膜を介在させ、負の電荷の通過をSiO₂膜によって防止する構成とすることが望ましい。

【0033】図2(C)に示す状態を得たら、電極205と配線206を形成して回路を完成させる。

【0034】本実施例の構成は、エッチングによって薄くなった絶縁膜の膜厚を補うために利用することができる。

【0035】〔実施例3〕本実施例の作製工程を図3に示す。本実施例において、図3(A)の状態を得るまでは図1(A)で説明したのと同様に工程による。図3

(A)に示す状態を得たら、まず酸化珪素膜24を5000Åの厚さに成膜する。次に、窒化珪素膜31を3000Åの厚さに成膜する。

【0036】こうして図3(B)に示す状態を得る。この状態で、凸部25と26と27が形成される。ここで、電極18と電極19と配線20との負のバイアスを加えながら図5に示す装置を用いてRIE法によるエッチングを行うことによって、図3(C)に状態を得る。

【0037】さらに、電極32と配線33とを形成することにより、図3(D)に示す構成を得る。

【0038】〔実施例4〕本実施例の作製工程を図4に示す。まず、図1(A)に示した状態を実施例1で示した方法を用いて得る。次に酸化珪素膜24をTEOSを原料としたプラズマCVD法によって3000Åの厚さに形成する。次にSiOF膜31をプラズマCVD法により1500Åの厚さに成膜する。(図4(B))

【0039】ここで、電極18と電極19と配線20との負のバイアスを加えながら図5に示す装置を用いてRIE法によるエッチングを行う。こうして、酸化珪素膜24とSiOF膜31との多層膜を平坦な表面を有するものとする。次に酸化珪素膜41を2000Åの厚さにTEOSを原料としたプラズマCVD法でもって形成する。(図4(C))

【0040】次に電極42と配線43とを形成し、回路を完成する。(図4(D))

【0041】

【発明の効果】本発明の構成を採用することで、電極ま

たは配線を覆って設けられた絶縁膜を選択的に除去することができる。従って、図1(B)の25~27で示されるような、絶縁膜の凸部を選択的に除去することができる。そして平坦な絶縁膜表面を得ることができる。そしてその表面に形成される配線の信頼性を高めることができる。また本発明を利用することで、信頼性の高い多層配線を形成することができる。本発明は、広く集積回路一般に利用できる技術である。

【図面の簡単な説明】

【図1】 実施例の作製工程を示す。

【図2】 実施例の作製工程を示す。

【図3】 実施例の作製工程を示す。

【図4】 実施例の作製工程を示す。

【図5】 エッチング装置の概要を示す。

【図6】 従来における配線や電極の状態を示す。

【符号の説明】

11・・・ガラス基板

12・・・下地膜(酸化珪素膜)

13・・・ソース/ドレイン領域

16・・・ドレイン/ソース領域

15・・・チャネル形成領域

14・・・オフセットゲイト領域

17・・・酸化珪素膜

18・・・キャパシタの一方を構成する電極

19・・・ゲイト電極

20・・・配線

21~23・・・酸化物層

25~27・・・凸部

24・・・酸化珪素膜

22・・・電極

23・・・配線

51・・・チャンパー

52、53・・・電極

54・・・高周波電源

55・・・ホルダー

56・・・サンプル

57・・・バイアス電源

58・・・ガス供給系

59・・・真空ポンプ

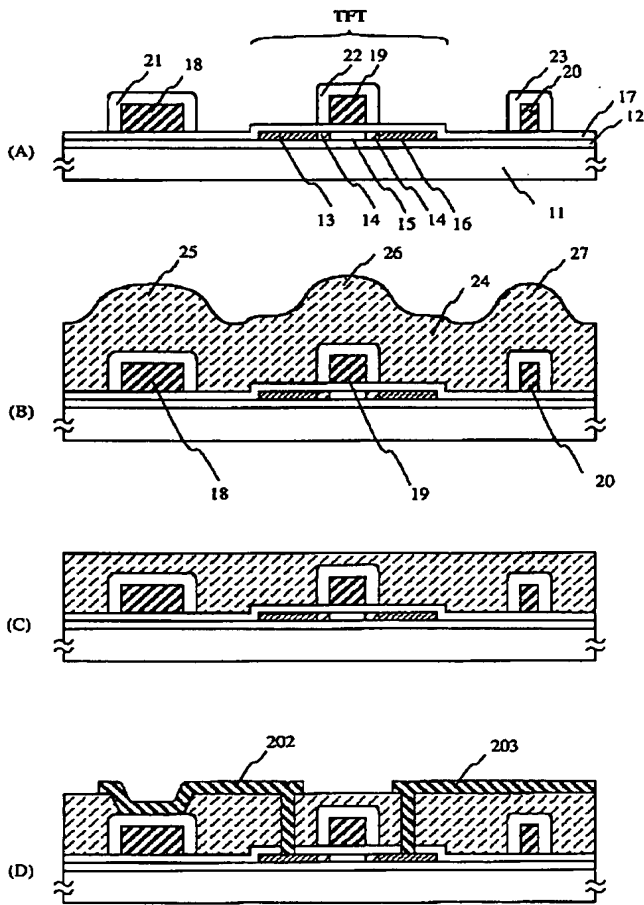
202・・・電極

203・・・配線

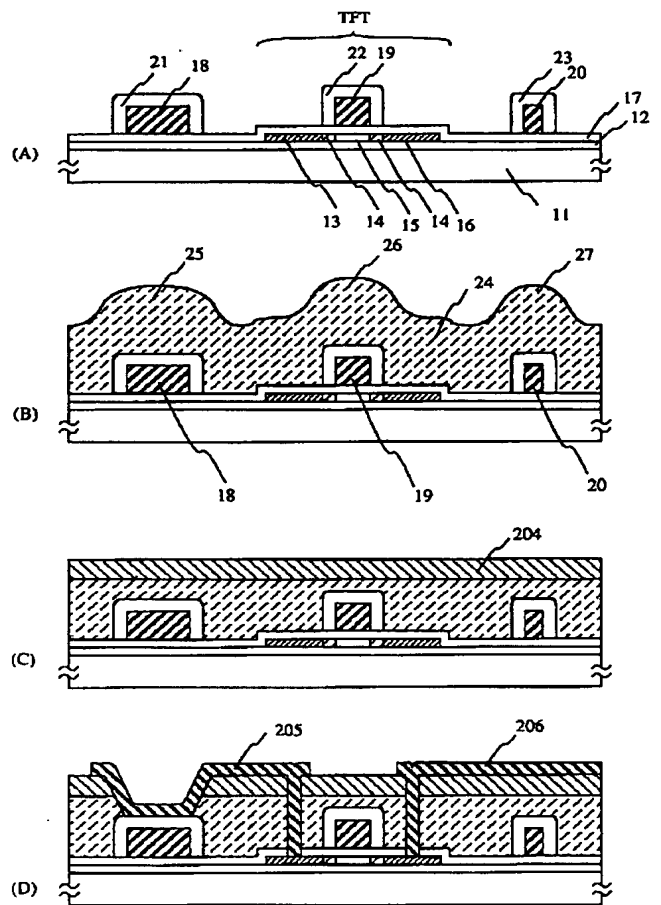
205・・・電極

206・・・配線

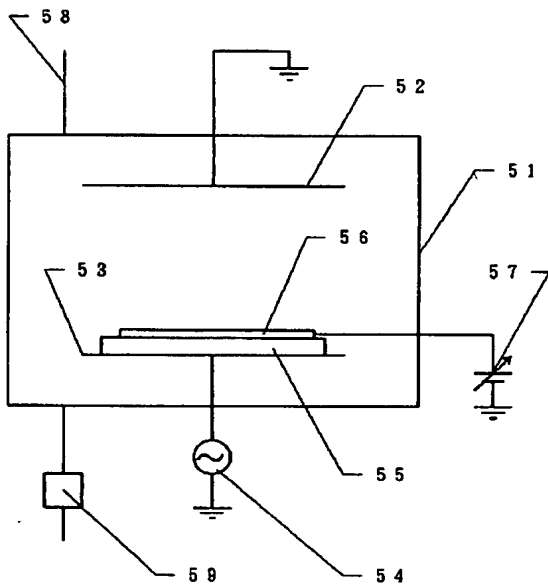
【図 1】



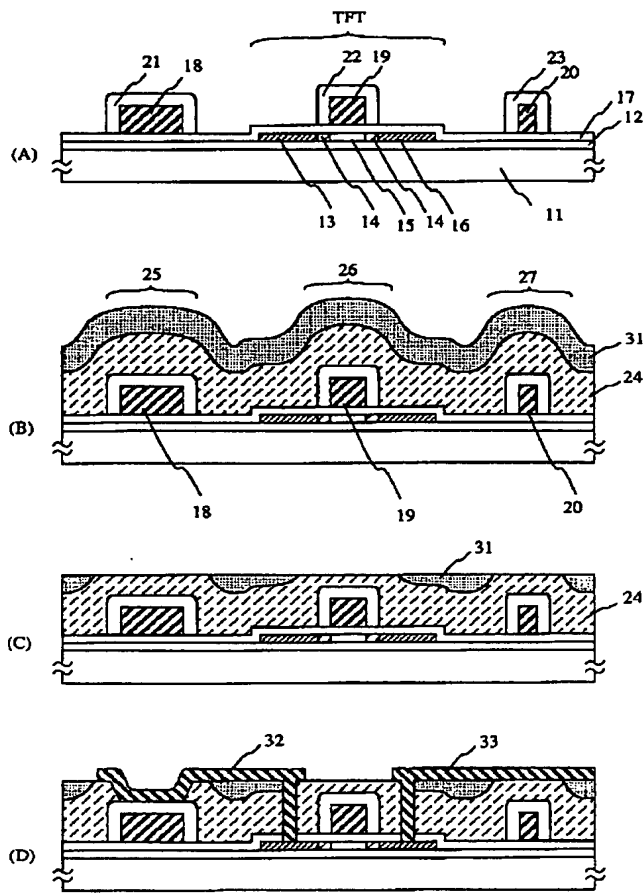
【図 2】



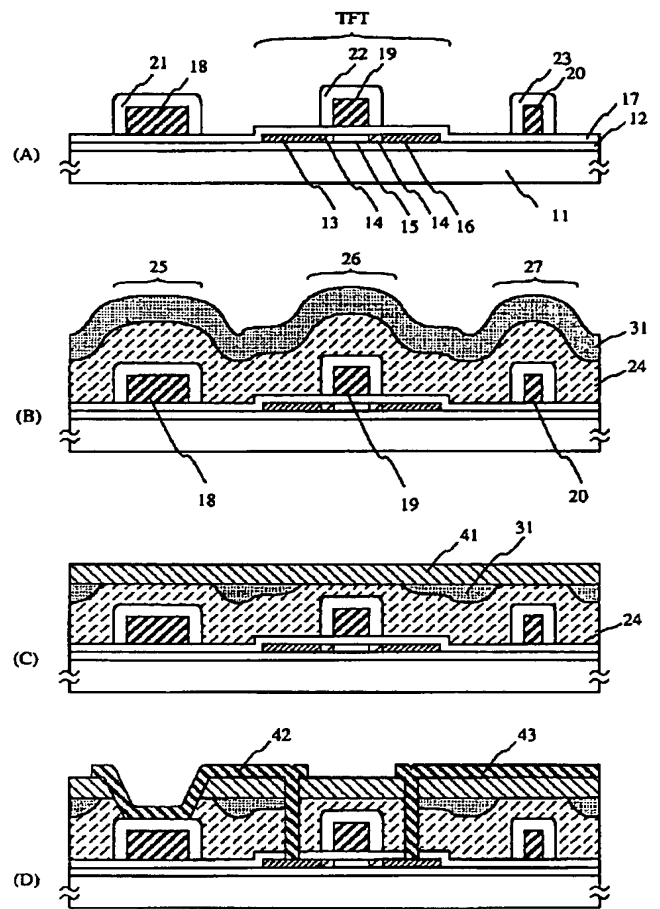
【図 5】



【図 3】



【図 4】



【図 6】

